

# 公告本

申請日期	84.4.29
案 號	84104272
類 別	Int. Cl. G06F12/14, 13/14

A4  
C4

432283

以上各欄由本局填註)

## 發明專利說明書

一、發明 名稱	中 文	在多種微處理機間共享應用資料與 程序的安全應用卡
	英 文	A secure application card for sharing applicat- ion data and procedures among a plurality of microprocessors
二、發明人 創作	姓 名	湯瑪斯O·哈弟 (Thomas HOLTEY)
	國 籍	美國
	住、居所	美國麻薩諸塞州02162門鎮克里哈爾路10號
三、申請人	姓 名 (名稱)	布爾第八特許公司 Bull CP8
	國 籍	法國
	住、居所 (事務所)	法國78430路文西納斯第45號 郵政信箱伯薩里斯路68號
	代 表 人 姓 名	麥克可倫貝 (Michel COLOMBE)

裝

訂

線

4 3 2 2 8 3

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

美 國 ( 地 區 ) 申請專利，申請日期： 案號： ☐有 ☐無主張優先權  
1994年 1月 14日 08/181684

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

-2B-

本紙張尺度適用中國國家標準 ( CNS ) A4規格 ( 210×297公釐 )

四、中文發明摘要(發明之名稱： 在多種微處理機間共享應用資料與 )  
程序的安全應用卡

一種能經由標準介面接至主處理機(5-6)以運作之安全應用記憶卡(3)，其含有與多數之非揮發性可定址之記憶體晶片(103a, 103n)連接之單一半導體晶片之存取控制微處理機(ACP 10)，前述每個記憶體晶片係被組成多數之區。微處理機含有用於貯存資訊之可定址非揮發性記憶體(10-2)，前述資訊係包括多數之鍵值及程式指令資訊，及另含有用於保護非揮發性記憶體晶片之資料內含不受未授權之存取之安全控制單元。

記憶卡另外包括應用處理機(A1)及存取辨別邏輯單元(A3)。

前述存取辨別邏輯單元係包括一依型式作存取(access by type)之記憶體，該記憶體，在ACP(10)之控制下可被應用處理機(A1)寫入俾維安全。記憶體具有多數之控制位元，且與非揮發性記憶體晶片之不同區結合以定義准許對這些記憶區作不同型式之存取。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

四、中文發明摘要(發明之名稱: A secure application card for sharing )  
application data and procedures among  
a plurality of microprocessors

A secure application memory card (3) can be operatively connected with a host microprocessor (5-6) via a standard interface, and contains an access control microprocessor (ACP 10) on a single semiconductor chip which interconnects to a number of non-volatile addressable memory chips (103a, 103n) each organized into a plurality of blocks. The microprocessor includes an addressable non-volatile memory (10-2) for storing information including a number of key values and program instruction information and security control unit for protecting the data contents of the non-volatile memory chips from unauthorized access.

The memory card further includes an application processor (A1) and an access discrimination logic unit (A3).

The access discrimination logic unit includes an access by type memory writable by the application processor (A1) under the control of the ACP (10) for maintaining security. The memory has a plurality of locations, each location having a plurality of access control bits and being associated with a different block of the non-volatile memory chip for defining the different types of access permitted to such block.

## 五、發明說明( )

發明背景發明領域

本發明係有關可攜帶式個人電腦之領域，特別係有關用於維持在可攜帶之數位式資訊環境內之資料安全之系統。

習知技術

個人資訊之安全自來即為人們所關心。以往，係藉署名，委任狀及相片來保護個人資訊之安全。諸如，自動櫃員機之電子裝置已在扮演安全工具上增加了編碼卡及身份辨識號碼(PINs)。電腦則係持續使用密碼。

最近，"靈巧型卡片"(Smart card)被使用作為安全工具。其係具有可寫入，非揮發性記憶體及簡單之輸入／輸出介面之小型微電腦，其係被作成為單一晶片並內置於塑膠"信用卡"內。其具有能與特別設計之設備連接之外部接腳。收容在卡片內之微電腦之程式係與前述特別設計之設備互動俾使其之非揮發性記憶體之資料依可能包括進行密碼交換所需之運算法則而被讀取及更改。另外，已有採用特殊之技術以保護記憶體之資料及視情況准許改變讀取資料之設定。例如，美國專利號碼4,382,279，"具有在晶片上可更改之記憶體之單一晶片微處理機"之公報裡，揭露一種允許與處理及控制單元一起設置於相同晶片上之非揮發性記憶體之自動程式之構成。如同在其他之系統裡，微處理機只保護在相同晶片上之記憶體。

## 五、發明說明( )

“靈巧型卡片”已被用來便利進行辨識之處理且作為重要資訊之實際位置。這種情況，就如同以往之大部份情況，“鍵”之實體上之存在及一些特殊之知識係被用來作為確認或辨證流程之一部份。這種情形，辨認流程係牽涉到欲作存取之人與諸如安全警衛及自動櫃員機(automatic teller machine)等之固定代理者之間之對話。

目前，計算裝置已發展成可攜帶及可隨意設置，此情形能使實體鍵及辨證代理者變小，可攜帶，導致容易遺失或被盜取。另外，計算裝置能執行重複推量或推論辨識流程上之相關特殊知識或密碼之動作。這在辨證代理者或裝置若在盜取者之控制下時更顯真實。技術上之進步能容許及鼓勵及容易發生事故之個人身上攜帶更多之敏感資訊而使前述情形更形惡化。

同時，目前之筆記型及次筆記型之電腦提供了一種隨意設置之環境，其具有產生額外資料貯存能力之需求之充份計算功能。這項需求起初係用能貯存程式及資料兩者之小型硬碟裝置來滿足。雖然在這些系統裡常採用密碼保護，但其無法完全保護敏感之資料，其主要原因係辨證代理者容易受傷害。但是，更重要的是，貯存資料之磁碟裝置能在更有助於分析之放置處所作實體上之移動及存取。這種情形，係藉採用某種型式之暗號以保護資料。磁碟之存取性質使這項保護變成可能而不會導致成本之過高及功能之障礙。這種型式之系統之例子在美

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(3)

國專利號碼4,985,920公報,“積體電路卡”上有述及。

最近發展出之快閃式記憶體(flash memory)及可移動之“記憶卡”可使攜帶式電腦之尺寸及消耗電力顯著地減小。快式記憶體係組合隨機存取記憶體(RAMs)之變通性與硬碟之耐久性。現今,這些技術之組合可使2仟萬位元組之資料貯存於信用卡大小之可移動之包封內而無需電力。這些資料可出現於主電腦系統就如同它們係被貯存於傳統之磁碟驅動器內或貯存於主電腦系統之延伸記憶體內。

這些技術上之發展更能縮小系統之尺寸到能由一個人來攜帶系統及含程式資料之程度。這種發展使資料程式及其主系統更易於受到遺失或被盜取等之傷害,及同時更難於藉暗號保護記憶體資料,因為這將導致成本高昂及功能不彰。

因此,本發明之主要目的,係提供一種具有安全記憶體次系統之可攜式數位系統。

本發明之另外目的,係提供一種若自可攜式數位系統取出時,其貯存之內容能受到保護之記憶卡。

本發明之更特殊之目的,係提供一種安全記憶體次系統,此次系統能被用來保護在運轉應用程式時所需之完全之運作環境。晶片上之資料之內容能受到保護之記憶體

發明概要

本發明之上述及其他目的係可藉在美國之相關專利申請(申請號碼為960,748)公報裡敘述之與多數主機系統,

## 五、發明說明(4)

如主系統微處理機一起運作之安全應用卡之較佳實施例而達成。本發明係將資料之安全性擴大到程式俾對運轉中之應用程式提供一安全之運作環境。較佳實施例之安全應用卡係含有在單一半導體晶片上之存取控制微處理機(ACP)及一個或多個非揮發性可定址之記憶體晶片，此記憶體晶片係作為主記憶體，該存取控制微處理機晶片及非揮發性記憶體晶片係共通地連接至具有不同部份之內部匯流排俾傳送地址，資料及控制資訊到前述這種非揮發性記憶體晶片。該存取控制微處理機係含有一只用於貯存組態資訊之可定址之非揮發性記憶體，前述組態資訊係包括多數之鍵值及用為控制在內部匯流排上之地址，資料及控制之資訊之傳送之程式指令資訊。於較佳實施例中，部份組態資訊係作為依型式作存取之記憶體之內含，此內含係在送電時即被載入該資料係受ACP之保護且只有藉適宜之核准(經改變密碼)藉主處理機才作變更。

依本發明之主旨，安全應用卡另外包括也接至內部匯流排之應用微處理機。於較佳實施例裡，應用處理機及連接至卡片以行作用之其他微處理機係具有包括於其之匯流排之介面之控制部份之額外信號線，該信號線係連接至內部匯流排之控制部份，且係用來表示對記憶體"執行"存取俾與單純之讀取作對比。存取辨別邏輯單元係與應用處理機聯合且係被包括於相同之晶片上傳作為控制對非揮發性記憶體晶片進行存取之存取控制微處理

(請先閱讀背面之注意事項再填寫本頁)

裝

訂



## 五、發明說明(5)

機。存取控辨別邏輯單元係包括一具有多數字位址之依型式作存取之隨機存取記憶體(RAM)，每一個位址係結合不同區之可定址之記憶體晶片且具有多數編碼化之存取控制位元俾定義不同型式之存取以作為被運轉之特殊應用之功能。

在依型式作存取之記憶體內之選擇措施係連接至內部匯流排之控制部份，且響應加於“執行”信號線及“離盤”(off-board)信號線俾指定微處理機源是否位於應用卡(例如，主微處理機)之外或在卡內。選擇措施係對應被要求之存取的型式選擇位元位址且使用被指定之存取位元位址之位元內含以容許或禁止傳送使能控制信號至非揮發性之記憶體晶片。於實施例中，“執行”及“離盤”信號線定義了一些不同型式之記憶體之存取。這些是：自主微處理機讀取資料，自應用卡之微處理機讀取資料，自主微處理機執行存取，及自應用卡之微處理機執行存取。

存取控制微處理機在送電之際係以傳統之方式寫入依型式作存取之RAM之內容。如所示，主或應用處理機只有在ACP之控制下才能更改此RAM之內含以維安全。

於較佳實施例中，每一主微處理機係經標準介面，如個人電腦記憶卡國際協會(PCMCIA)標準，接至應用卡。更詳細的說，所選定之特定之PCMCIA之介面係一種具有所謂“就地執行”(Execute-in-Place)(XIP)之功能，此功能可與卡微處理機連合使用以提供主導匯流排及卡間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( ㄅ )

之通訊能力。

本發明藉對程式提供安全保護以擴大相關專利申請之安全記憶卡之能力，藉此使應用軟體與其之所要之微處理機包裝於自容卡片裡，該卡片係利用定義清楚之信息或協定經標準之分享匯流排而響應於合作／主微處理機，但卻將其內部之運作與這些微處理機隔離。這種運作模式係符合物件導向軟體設計之基本原則，此原則之目標係藉這種功能之分割以提供一種優良之發展環境。藉此，本發明對關於提供應用之安全運作環境係達到相同之目的。

如同於相關之專利申請之情形，本發明係融合了“靈巧型卡片”與“記憶卡”之技術，這種技術係為使藉快閃式記憶技術變成能在電子微小化所造成之“安全之嚴苛性”環境下保護大量之資料。

本發明同時也保留了相關專利申請之安全卡之特徵，該特徵係有關能夠在安全及非安全模式下運作，取消資料之暗號化及解暗號之需要及若卡片或其主微處理機失落，被盜取，電源消失或無人看管時還能保護資料。若被盜取且記憶卡甚至被打開並作電子式之探者或記憶體晶片被拿掉，並置於其他之裝置時記憶體內含仍能被保護而不接受任何之存取。

本發明之上述目的及優點將參照下文及附圖作說明使更能了解。

### 附圖說明

## 五、發明說明(7)

圖1係採用依本發明構成之應用卡系統之方塊圖。

圖2係詳細表示圖1之快閃式記憶體。

圖3係詳細表示依本發明之主旨構成之圖1之依型式作存取控之記憶體。

圖4係用來說明本發明之應用卡之動作之系統配置。  
較佳實施例說明

圖1係可作為個人電腦或交易處理機之安全可靠帶式手持計算系統1之方塊圖。系統1係含有依本發明構成之應用卡3，該卡3係藉外部匯流排102接至主處理機5。主處理機5可作成為掌上型之個人電腦，如Hewlett-Packard公司出產之HP95LX。主處理機5係含有經內部匯流排106接至外部匯流排102之主微處理機5-6，及區介面邏輯回路5-10。主微處理機5也可含有接至內部匯流排106之其它單元，如液晶顯示器(LCD)5-2，鍵盤5-4，及記憶體。記憶體係含有一只1 Megabyte之唯讀記憶體(ROM)及512 Kilo-byte之隨機存取記憶體(RAM)。

應用卡3與主處理機5係經標準之匯流排介面而相互連接。於比較佳實施例中，匯流排102係符合個人電腦記憶卡國際協會(PCMCIA)之標準，係含有“就地執行”(XIP)之能力。介面102係提供經由標準介面晶片104及內部匯流排105將地址，控制及資料等之資訊在主微處理機5與應用卡系統3間作傳送之路徑。每個匯流排102，105及106係含有資料匯流排，控制匯流排及地址

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(8)

匯流排並經由各匯流排提供連續之信號路徑。例如，匯流排105係包括地址匯流排105a，資料匯流排105b，及控制匯流排105c。

如圖1所示，本發明之應用卡3係含有接至匯流排105之存取控制處理機(ACP)10及多數CMOS快閃式記憶體晶片103a至103n，前述每個晶片皆接至內部匯流排105，另含有接至匯流排105之應用微處理機A1及接至匯流排105與快閃式記憶體103a至103n之存取辨別邏輯單元A3。ACP10係典型地與使用於“靈巧型卡片”上之處理元件之型式相同。COMS快閃式記憶體103a至103n可採用由Intel公司出產之快閃式記憶體晶片之型式。例如，可採用品名為Intel 28F001BX 1M之Intel快閃式記憶體晶片之型式，此種記憶體晶片係含8個128Kilo-byte×8位元之CMOS快閃式記憶體。因此，一只4 Megabyte之快閃式記憶卡能容納32個這種快閃式記憶體(亦即，n=32)。

存取控制微處理機10及快閃式記憶體103a至103n能構成如上述參照之相關專利申請之公報中所敘述者。為求完整起見，於此將簡述ACP10及非揮發性記憶體103i。

依本發明，從圖1可明白，內部匯流排105及外部匯流排102之控制部份係含有多數之控制信號線，這些控制信號線係應用由微處理機5-6，10或A1之任何一所產生之執行，讀出及寫入之控制信號。更詳細的說，每一個微處理機含有經由各控制線之不同狀態啟動執行，讀

## 五、發明說明(9)

及寫之動作週期之措施。例如，關於包括藉改變特定之控制線之狀態以啟動碼讀出，記憶體讀出及記憶體寫入之指令動作週期之能力方向，前述微處理機可作成與 Intel 486 DX微處理機相似之構成。有關這種匯流排週期之進一步資訊可參照 Intel公司出刊之“微處理機第 I 冊”，參考號碼 CG-110392。

參照圖 3 詳細說明之存取辨別邏輯單元 A3 係含有依型式作存取控之隨機存取記憶體 (RAM) 行列及輸入選擇回路，前述記憶體行列係包含多數之字位址，記憶體晶片 103a 至 103n 之每個記憶區皆分配有一個這樣之位置，前述輸入選擇回路係連接至表示記憶體存取之性質及來源之“執行”及“離盤”控制信號線。依本發明，這些信號係定義四個不同型式之記憶體存取，這四種型式係為自主微處理機 5-6 作資料讀取存取，自應用微處理機 A1 作資料讀出存取，自主微處理機作執行存取，及自應用卡微處理機 A1 作執行存取。存取辨別邏輯單元 A3 執行將輸出使能控制信號加於記憶晶片 103a 至 103n 之工作。亦即，作為與被定址之記憶區結合之位址被選定之事先貯存之存取控制位元之狀態之功能，其係決定那種型式之搜能控制信號須加於記憶體晶片 103a 至 103n。

存取控制微處理機 10

較佳實施例之存取控制微處理機 (ACP) 10 係含有被保護之非揮發性記憶體 10-2，隨機存取記憶體 (RAM) 10-4，及時間間隔計數器 10-6，這些單元皆表示於圖 1。非

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

## 五、發明說明(10)

揮發性記憶體10-2提供多數之定址位址，於該等位址內貯存有辨證資訊及程式。更詳細的說，是一群記憶體位址，其係用為貯存1個或更多之身份辨識號碼(PINs)，協定序列或其它用於確認使用者有對系統作存取之辨識資訊，及用於辨識在快閃式記憶體103a至103n內之記憶區之組態資訊，前述記憶區係使用者對用為再辨證之時間間隔值之外另外可進行存取者。再者，另外之記憶體位址群係貯存既存應用之資訊，該資訊係被載入存取辨別邏輯RAM俾指定存取之型式(亦即，依型式作存取之RAM內含之映像或影像)。

另外一群記憶體位址係貯存用於保護每個快閃式記憶體103a至103n之鍵值或用為保護每個快閃式記憶體103a至103n之各個區之碼。再另外一群記憶體位址係貯存程式指令序列，此指令序列係用於執行所需之辨證動作及如果符合故障之預先設定條件時用於清除系統。對某些應用，程式指令可包含使使用者能控制時間間隔計數器10-6之設定，當使用者進行再辨證時該計數器即被設定。

快閃式記憶體103a至103n

圖2係以方塊圖型式表示快閃式記憶體103a，其之構成係與剩餘之快閃式記憶體103b至103n相同。如所示，記憶體103a係包括兩部，即依本發明組成之記憶體部103M及含有本發明之安全存取控制回路之安全邏輯回路103S。

## 五、發明說明(一)

### 記憶體部 103M

從圖 2 可知，記憶體部 103M 係含有組成如圖 2 所示之 16 區之記憶體行列 54，指令暫存器 50，輸出／輸入邏輯回路 60，地址計數器 56，寫入狀態機構 61，清除電壓系統 62，輸出多工器 53，資料暫存器 55，輸入緩衝器 51，輸出緩衝器 52，及狀態暫存器 58，這些係組成如圖 2 所示之配置。快閃式記憶體 103a 之基本邏輯回路，如上述，係採用 Intel 公司出產之快閃式記憶體所用之回路型式。因為這種回路之設計係被視為傳統式，故視需要才加予說明而不作詳細之探討。有關這種回路之進一步資訊可參閱 Intel 公司於 1992 年刊出之“記憶體產品”訂購號碼為 210830。

如圖 2 所示，快閃式記憶體回路接收多數之輸入地址信號 A0-A16，資料信號 D00-D07 及控制信號，前述控制信號係包括晶片使能，寫入使能，輸出使能，電源消失及清除／程式電源供給信號分別為 CE，WE，OE，PVD 及 VPP。

CE，WE 及 OE 信號係從主機 5 經匯流排 102 及控制匯流排 105b 而加於命令暫存器 50 及 I/O 邏輯方塊 60 以分散去控制所示之邏輯方塊。更詳細的說，輸出使能 (OE) 信號係作為輸出緩衝器 52 之輸入且依本發明係為圖 1 之存取辨別邏輯 A3 所提供。PVD 信號也加於命令暫存器 50 以使快閃式記憶體能執行其它之動作，如依需要，消除部 103S 常動作時加強使用者之再辨證。

## 五、發明說明(一)

總體上說，記憶部103M之基本邏輯元件係以下述之方式動作。資訊係經資料匯流排105a，輸入緩衝器51及資料暫存器55而貯存於記憶體行列54內之記憶區之一之定址位置，該記憶區係被地址計數器56自地址匯流排105c接數之地址所指定。資訊係自被指定之記憶體行列54之記憶區之已定址之位置讀出並經輸出多工器53，輸出緩衝器52，資料匯流排105a及匯流排102而送至主機5。狀態暫存器58係用於貯存寫入狀態機構之狀態，錯誤中止狀態，清除狀態，程式狀態及VPP狀態。

寫入狀態機構61係控制記憶區之清除及程式運算法則。程式／清除電壓系統62係作為VPP之電壓準位之功能以清除記憶體行列54之記憶區或每一記憶區之程式化之位元組。

安全部103S

從圖2可知，安全部103S係包括安全存取控制單元30(詳細表示於圖4上)，保護寫入容許貯存元件32，及揮發性之存取控制記憶體43，這些構件係如圖示那樣互相連接。在每個記憶體讀取週期當正在進行讀取記憶體行列53之任一區之位元組之位置之內容時存取控制記憶體43之輸出係作為使能輸入而加於輸出緩衝器52。也即是，可產生讀取之週期，但讀出之資料在無適當之記憶區存取控制記憶體開通信號(gating signal)時係被禁止通過輸出緩衝器52。

更詳細的說，於此較佳之實施例裡，存取控制記憶體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線



## 五、發明說明 (13)

43係包括16個可分開定址之位元貯存元件，一只連接到每個貯存元件之輸入之輸入地址4對16位元之解碼器及接到每個貯存元件之輸出之1對16之輸出多工器回路。被加於本說明書述及之記憶體命令集之指令之某些型式之每個地址之四個高位或最大數位元係被解碼並被用來選擇內容需更改之記憶區之貯存元件。相似地，前述之四個位元係被用來選擇含有正被讀取之記憶體位置之區之貯存元件之輸出。

信號能依需要被用來清除安全邏輯部103S之揮發性貯存元件因此當再回復正常動作時可加強使用者之再辨證。

總體的說，記憶部103M之基本邏輯元件係以下述之方式動作。其即資訊係經資料匯流排105a，輸入緩衝器51及資料暫存器55而貯存於記憶體行列54內之記憶區之定址位置，該記憶區係被地址計數器56自地址匯流排105c接數之地址所指定。資訊係自被指定之記憶體行列54之記憶區之已定址之位置讀出並經輸出多工器53，輸出緩衝器52，資料匯流排105a及匯流排102而送至主機5。狀態暫存器58係用為貯存寫入狀態機構之狀態，錯誤中止狀態，清除狀態，程式狀態及VPP狀態。

寫入狀態機構61係控制記憶區之清除及程式運算法則。程式／清除電壓系統62係作為VPP之電壓準位之功能以清除記憶體行列54之記憶區或每一記憶區之程式化位元組。

安全部103S

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(14)

從圖2可知，安全部103S係包括安全存取控制單元30及揮發性存取控制記憶體43，這些構件係如圖示那樣互相連接。在每個記憶體讀取週期，且正在進行讀取記憶體行列53之任一區之位元組之位置之內容時存取控制記憶體43之輸出係作為使能輸入而加於輸出緩衝器52。也就是，可產生讀取之週期，但讀出之資料在無適當之記憶體存取控制記憶體開通信號(gating signal)時係被禁止通過輸出緩衝器52。

更詳細的說，存取控制記憶體43係包括16個可分開定址之位元貯存元件，一只連接到每個貯存元件之輸入之輸入地址4對16位元之解碼器及連接到每個貯存元件之輸出之1對16之輸出多工器回路。如所示，對應作用於存取控制記憶體43之應用區之地址之地址門鎖計數器56之4個位元係被解碼且被用來選擇適當之貯存元件輸出，此輸出作為使能輸入而加於緩衝器52。

本安全部103S係自部103M之命令暫存器50接收命令控制信號。於上述相關之專利申請公報裡敘述這些特定命令係被加於被快閃式記憶體所使用之命令集俾執行資料之安全保護。標準之快閃式記憶體命令係採用Intel公司之快閃式記憶體所使用命令之形式。

應用微處理機及主裝置

應用主微處理機A1係內置於應用卡內且係被程式化以執行運轉一已知之應用所需之動作功能。於較佳實施例中，微處理機可採用Intel 80286微處理機晶片構成。

### 五、發明說明(15)

應用微處理機 A1 也具有隨機存取記憶體，此記憶體係在運轉一特定之應用時用來執行某種中間運算。

除了被使用於圖 1 之主處理機 5 外，應用卡 3 同時也與圖 4 之手持型銷售點之主處理機一起動作。此主處理機係包括多數之週邊裝置，如顯示器，輔助鍵盤，售票印刷器，信用卡讀卡機及共通地連接至內部匯流排之通訊鏈。該主微處理機係為動作週邊裝置之簡單裝置且其本身具有最少之功能性。例如，微處理機可使用 Intel 8051 晶片構成。其具有其本身之唯讀記憶體 (ROM)，此記憶體內僅貯存起動及自身校驗碼。因此，主裝置可視為係為一個“殼”，該殼具有包含在應用卡 3 內之所有重要功能。

#### 存取-辨別邏輯

圖 3 所示之存取辨別邏輯係包括一對應多數快閃式記憶體具  $n$  群位址之隨機存取記憶體 B1。每群含有 16 個多位元或字之位址，每一位址係對應包含於快閃式記憶體 103a 內之每個區。每字之位元位置之數目係對應被運轉之應用所需之不同存取型式之數目。例如，於較佳實施例之應用卡上，如上述，係有 4 種不同型式之存取。這些存取控係被每字之位元位置 0 到 3 所指定。如所示，位元位置 0 及 1 係用來控制應用微處理機分別去存取資料及程式。每字之位元位置 2 及 3 係用來控制主微處理機分別去存取資料及程式。當任何位元位置係事先設定於二進位 1 之狀態時，即表示係准許作存取動作。當一

## 五、發明說明(16)

個位元位置事先被設定於二進位0之狀態時其係表示禁止作存取動作。

如所示，RAM行列B1係接至內部匯流排105之資料匯流排部105b俾藉授權之微處理機執行資料之載入。該RAM行列B1同時也接至內部匯流排105之地址部份105a，該地址部份105a係供給記憶體地址之最大有效位元以作為該行列之一個地址。被定址之位址之輸出係加於多工器B2之資料輸入。多工器B2之選擇器輸入，如所示，係接至內部匯流排105之控制部份105c之“執行”及“離盤”控制線。多工器B2之輸出係作為輸入而加於和(AND)閘B3，該閘另外具有接至內部匯流排105之控制部份105c之輸出使能控制線之輸入。和閘B3之輸出係接至輸出使能控制線，該控制線係作為輸入而加於每個記憶體晶片103a至103n。

動作敘述

下文將參照圖4所示之相關特殊之應用以說明本發明之應用卡之動作。有多數之應用卡，每一個應用卡係被程式化俾使用於餐廳之環境。於餐廳裡，主個人電腦係用為餐廳之所有的處理且可構成如圖1所示之主個人電腦5。除了所有一般正常之設置外，該主個人電腦5另具有，佔用一個磁片槽，可接PCMCIA卡之裝置。

每個應用卡可被插入前述介面外，也可插入多數手持裝置，如圖4之裝置之任一裝置。如所示，除了其他需要之附屬設備以外，每個手持裝置皆有輔助鍵盤，小顯

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(17)

示器及信用卡讀卡機。於餐廳裡，這些手持裝置可多達50台，其數目係依服務人員（例如，侍應生，吧台人員等）之人數而定。

每天早上在餐廳開店營業之前，餐廳之資料處理經理會檢查放置在架上之每一侍應生之手持裝置，該裝置係藉蓄電池進行再充電且無插入任何應用卡。於另外之位置係放置了一堆前晚使用之應用卡。也即是，正常之步驟係當下班時侍應生將卡片自手持裝置抽出並將裝置放置於可進行再充電之架上，另外將卡片插入門之安全地方之槽孔內，該門係只有經理才能進出。

每個應用卡具有認識兩個主機之能力，意即每個卡片之存取控制微處理機10係已被程式化成能認識兩個PINs。一個只有經理及主個人電腦知道之PIN。另一個是每位侍應生在每次開始上班時從經理所提供之整體PINs之名單中所選定之PIN。

接著經理將每張應用卡取出並插入代表較高位階之主個人電腦5之PCMCIA槽。貯存於每張應用卡內之最重要資訊係為在某一班之特定侍應生之前幾天交易之記錄。這個記錄則提供了會計帳目而無需處理大量之帳單。

於存取辨別邏輯A3裡，關於圖4所示之存取型式及資料型式係作成下表之區別。

## 五、發明說明 ( 18 )

RAH 編碼表

W15	1	0	0	0	應用微處理機資料 - "A" ( 每天之交易經過 )
W14	1	0	0	0	
W13	0	1	0	0	
W12	0	1	0	0	
W11	0	1	0	0	
W10	0	1	0	0	應用微處理機資料 - "B" ( 應用碼 , 信用網路之暗號 )
W9	0	1	0	0	
W8	0	1	0	0	
W7	0	1	0	0	
W6	0	1	0	0	
W5	1	0	1	0	主微處理機資料 - "C" ( 今天之菜單 , 價目表 , 在料理中之點菜 )
W4	0	0	0	1	
W3	0	0	0	1	
W2	0	0	0	1	主微處理機之程式 - "D" ( 主輸入 / 輸出驅動器 )
W1	0	0	0	1	
W0	0	0	0	1	

AD AP HD HP

其中 AD= 應用微處理機之資料 , AP= 應用微處理機之程式 , HD= 主機之資料 , HP= 主機之程式

## 五、發明說明 ( 19 )

如上所示，每天之交易經過資料係為只能被手持裝置內之應用微處理機 A1 而不是手持裝置本身作存取之資料，其理由將於此說明。對應兩個記憶區之記憶體 102a 之一個區域係被分配作為貯存這個資訊之地方。與被分配之記憶區結合之每句 W14 及 W15 之第 1 個位元係被設定為二進位 "1" 俾指定只被應用微處理機 A1 作讀出存取。

於此情況中，交易經過資料稍後在 ACP 10 之控制下能被主個人電腦 5 存取。雖然手持裝置係被握在侍應生之掌內，但在應用卡內貯存有封閉之交易且只能被卡上之應用微處理機存取。這樣可防止資料被任何人盜取。

當應用卡被放置於主個人電腦 5 時其即示出為 ACP 10 所使用之 PIN 或密碼以確認主電腦 5 係獲得正確之准許。只有當顯示適正之准許，ACP 10 才能修改 RAM 行列之內含俾提供適當之存取，也即是每字 W14 及 W15 之第 3 位元係被設定為二進位 "1"。當存取辨別邏輯之揮發性 RAM 行列再被載入時主電腦 5 即被准許讀取此資料，而手持裝置則無法讀取。存取辨別邏輯 A3 之揮發性 RAM 記憶體係被 ACP 10 如此設置即主電腦 5 可隨意存取所有應用卡之資訊。前述設置係在 ACP 之控制下進行俾維持安全性。

經理要作之第一件事情係掌握前夜之交易並將它們貯存於主電腦 5 俾稍後作適當之處理（例如，付款計算等）。如前面所示，當電腦 5 提供正確之 PIN 時則使 ACP 10 設置存取辨別邏輯 A3 之 RAM B3 及在快閃式記憶體 103a 至

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 50 )

103n內之記憶區以准許主電腦5去讀取所有貯存於這些記憶體內之資料。俟資料被貯存後這些記憶區即被清除／拭除及再寫入以作為稍後之使用。

如圖4及表所示，記憶體103a之另外區域係被分配為貯存正確之菜單及價目表／特餐且係每天早上由經理重新寫入。這個區域係對具有結合字W5之單一記憶區。如於表內所示，這資訊係能被圖4之應用微處理機A1及手持主微處理機兩者所存取。因此，第1位元及第3位元兩者皆被設定為二進位"1"以准許進行這些存取。

應用微處理機本身之程式碼係為不被更改之片段資料。該碼之重要部份係為法則及暗號，此法則及暗號係能容許信息經由圖4之通訊鏈而在信用網路上傳送，前述信息係包括敘述手持裝置如何存取該網路之資訊。也就是，前述信息係包括適當地辨識用為建立交易係為合法交易之要求者之資訊俾對已知之帳目付款。這是被保存在應用卡內之高度安全資訊。如果對此資訊有作任何改變，如變更密碼或更新有關辨識，餐廳係為網路上之源頭，此資料也會被經理寫入卡內，俾受保護不被餐廳之員工進行存取。如表上所示，對應8個記憶區之記憶體103a之一個區域係被分配貯存應用微處理機A3之程式碼。這些記憶區係與字W6至W13結合，每字之位元位置2係被設定為二進位"1"之狀態以被應用微處理機A3指定為"執行"型式之存取。

貯存於應用卡之記憶體103a內之另外型式之資訊係為



## 五、發明說明(一)

手持裝置上之裝置之驅動器。對應5個區之記憶體之區域係被分配來貯存這個資訊。這些區係結合字V0至V4, 每字之位元位置4係設定為二進位"1"之狀態俾指定只被圖4之主機作存取。

如果在應用卡讀卡機程式裡有錯誤時經理會利用此際將更新寫入快閃式記憶體。藉主微處理機5辨識本身不同之主機能有不同位階之特權, 其記憶體已被清除之應用卡之全部係能被更新俾準備為次日之用且可對服務人員個人化為特定人物或相同之資訊可被寫入所有的應用卡。

程式化之應用卡係被堆置, 而當各人開始要工作時各人會自充電架上拿起手持裝置且依規定(例如, 吧台員是一種型式, 侍應生係另一種型式)選取個人化之應用卡並將此卡插入手持裝置。當作首次註冊(log on)期間, 各人須插入一般之PIN以要求各人辨識其本身即為使用者, 該一般之PIN准許某人選擇一個PIN作為該個人在其上班期間使用俾增加安全性。

如果卡片或裝置不再被使用並於過後被擷取資料時主電腦可藉其超越(overriding)PIN以獲得資料。當然, 如於提及之相關之專利申請案所述, 所有之資料能被保護以防止作不正常之存取。也就是, 只能藉主PIN才能獲准存取, 該主PIN只有主電腦5才認識。

這種安全性之架構係不必使用帳單即可經營餐廳。因此, 不需再使用複寫紙而可確保顧客之信用卡資料。手

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( &gt;&gt; )

持裝置上之印刷器係用來依顧客之要求而打出單張之收據。如果手持裝置具有開放之表面時則顧客也可在其上簽名。

在執行完上述之動作後，記憶體之4個區域則根據表而被適當地設置，手持裝置這時係被服務人員所把持。如上提及，應用微處理機A3上保留有資料區以貯存每天之封閉交易，這些交易因安全理由及為作適當之保存（例如，不因意外而被超越）而被置於被保護區（亦即，為字W14及W15之編碼化所控制）。這是快閃式記憶體之優點，其不需特別之蓄電池備用回路來保存這種資訊。

在餐廳營運期間，服務員將封密交易輸入記憶體103a之適宜區域。接著在適當之寫入保護法則之控制下，以習知之方式進行寫入。也就是，應用程式碼會使應用處理機A1將交易資料寫入記憶體之適當區域。於圖4之手持主處理機上並無具有將交易寫入記憶體103a內之軟體。因為有關寫入之方法並非為本發明之一部份，所以不再進一步作詳細說明。

如所示，另外有示出作為手持主處理機之資料區之區域，該資料區係作成能隨意被存取，因為該區貯存菜單及“料理中”之點菜。於圖4上，有示出作為應用卡之一部份之RAM。其具有正常之交換處理（trade off），即為了容易執行，臨時或註銷計算係於RAM內進行，因為重寫快閃式記憶體103a之資料區係較為困難。但是最好係將點菜之資料寫入記憶體103a俾當電源消失時還能保

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(23)

存資料。於此狀況中，應用處理機A1可對表示何時菜單已變更之記錄作標註。這是設計選擇之事。

縱使如上述，於RAM內有一些型式之資訊區域須能被應用微處理機A1及手持主處理機所存取。用來重濟手持主處理機之顯示幕之緩衝區係能被前述兩裝置所存取。在該區內貯存之資訊並無真正安全之資訊。每筆交易係流經RAM但如應用卡號碼之資訊係無理由被貯存在那裡。前述信用卡號碼係只有貯存在RAM之安全地區。

如上述之討論，於記憶體103a具有兩段程式區。一段程式區係應用處理機A1所專用。基本上這是部份被保護之整個應用程式，因為其包括有暗號法則及局部地代表裝置製造者(也即是，BIOS)之專屬之製品，如運轉裝置之獨一無二之程式。如果應用卡被盜取及某人想盜錄程式以廢止其工程上之用途或損害其一些安全特徵時，縱然將應用卡放置於適當之主裝置也無法讀出該資料，因為仍然還要知曉包括必須先行輸入之最基本碼之適當PINs。這種安全性係由安全單元所提供，前述安全單元係為相關專利申請案之主題。

如所示，為了資料安全起見，手持裝置並不存取這型之資訊。如果碼有分歧入錯誤地區之缺點或錯誤時，這些會被找出並禁止這些碼被存取。

手持主處理機之程式碼相同地也是為資料安全起見，禁止被應用微處理機A1存取。而這也容許手持裝置更容易程式化且減少所需之記憶體數量。因此，本發明，藉

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(之)

容許兩微處理機去分享記憶體，達成了更經濟之系統運行。

於正常運轉期間，圖4之手持主處理機及應用處理機A1產生所需之記憶體地址以存取快閃式記憶體103a。於各個存取之情形中，記憶體地址之最大有效位元係經地址匯流排105a加於圖4之RAM B1之地址輸入。接著，讀出被指定之句位址之多位元內含。作為輸入而加於多工器B2之“執行”及“離盤”線之狀態則係用為選擇適當之位元位址。此位元之狀態係控制和閘B3之輸出俾准許或禁止加於輸出使能控制線上之信號傳送至圖2之記憶體部103M。也就是，藉禁止輸出緩衝器52將自記憶體54讀出之資料加於內部匯流排105之資料部105b以容許或禁止資料之讀取。

可理解的是系統之績效要求及依型式存取之RAM之存取時間，在選擇要被使用之特定記憶體控制位元上是重要的。另外，若使用之主微處理機或使用之外部匯流排不支援“執行”控制功能之情形時，這些存取可視為損失一些安全性之讀出存取。

從上述，可明白依本發明之原則構成之應用卡係對資料及程式提供了安全之環境。其係准許多數之微處理機分享貯存在一只非揮發性記憶體內之資訊。另外，使應用軟體套裝於其自身之應用處理機，使此系統能更經濟地生產及使用。

可理解的是本發明之較佳實施例可作許多變更而不偏

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(25)

離其主旨。例如，本發明可與各種應用一起使用。例如，下表係說明作為實例應用之記憶體103a之另外例子。

應 用 處 理 機		主 處 理 機	
資料-"A"	程式-"B"	資料-"C"	程式-"D"
財務資料之編輯	以每筆交易之成本執行特定分析之分析程式	總體工作區 (限制重要槽)	與應用處理機介面之指令
壓縮之映像 (或其他之影像)	以每筆交易之成本執行解壓縮之軟體	被觀看之特定映像	同上
	任何應用(例如，未授權被複錄之程式，如"MS WORD")	使用者之工作區	同上

雖依規定及法令說明了本發明之最佳形態，但可作一些變更而不偏離本發明陳述於申請專利範圍中之精神，且於某些情形中，本發明之某些特徵無須其他特徵相對應使用下即可被應用得很好。

修正  
補充  
88年4月5日

A8  
B8  
C8  
D8

432283

## 六、申請專利範圍

第84104272號「在多種微處理機間共享應用資料與程序的安全應用卡」專利案 (88年4月修正)

### 六 申請專利範圍

1. 一種應用卡，用於連接一經由匯流排介面耦合之主微處理機一起使用之所述之應用卡係包括：

耦合該匯流排介面而動作之介面邏輯回路措施，該介面邏輯回路措施係耦合以傳動至接收自該主微處理機之要求，該要求係包括地址，資料及控制之資訊；

連接至該介面邏輯回路之內部匯流排，該內部匯流排具有地址，資料及控制之部份俾傳送該等要求，其包括來自該介面邏輯回路措施對每一記憶體之要求，該要求係規範那個微處理機係作成該每一個記憶體之要求及形成之記憶體存取之型式，

連接至該內部匯流排之存取控制微處理機，該微處理機係含有：

一只用為貯存組態資訊之可定址之非揮發性記憶體，前述組態資訊係含有非揮發性記憶體之映像資訊，此映像資訊係被編碼以執行特定之應用；

一只被程式化以執行該特定應用之應用微處理機，該應用微處理機係接至該內部匯流排之該地址，資料及控制之部份，並產生用為規範該記憶體存取

修正本有無變更實質內容是否准予修正

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

之型式；

至少一只與該存取控制微處理機共通地接至該內部匯流排之非揮發性可定址之記憶體用以接收該地址，資料及控制資訊，該非揮發性記憶體係組成多數之記憶區俾貯存用為執行該應用所需之不同存取型式之資訊；

連接至該內部匯流排之該地址，資料及控制部份，及該非揮發性記憶體之存取辨別邏輯單元，該存取辨別邏輯單元係貯存對應該多數記憶區之該多數非揮發性記憶體之映像資訊，該資訊係編碼化以規範由該應用及主微處理機於執行該應用時對貯存於每一記憶區之該資料或程式進行不同型式之記憶體存取，另外，該單元係響應記憶體之要求讀出被該記憶體要求之該地址資訊所指定之該記憶區之一之該依型式作存取之資訊俾使作成該記憶體要求之該微處理機能存取貯存在該區內之資訊，該微處理機係只有形成被該依型式作存取之資訊所規範之該記憶體要求。

2. 如申請專利範圍第1項之應用卡，其中所述之該存取辨別邏輯單元係包括：

具有分別接至該內部匯流排之該地址，資料及控制部份之地址，資料及控制之輸入之隨機存取記憶

## 六、申請專利範圍

體 (RAM) 行列，該 RAM 行列具有在數目上對應該記憶體區之數目之多數貯存位址俾貯存該非揮發性記憶體映像資訊，每個貯存位址具有多數存取控制位元位址，該存取控制位元位址係為該記憶體映像資訊所規範而設定於既定狀態俾指定為該應用及主微處理機所要求之記憶體存取型式以執行該特定應用，該 RAM 係響應每個記憶體要求從被該地址資訊所指定之該多數貯存位址之一讀出記憶體映像資訊並供給至該輸出，自該存取控制位元位址之一讀出用以代表該既定狀態之一之控制信號，該位元位址係被來自該介面邏輯回路措施之該等信號所規範，該介面邏輯回路措施係指定該應用或主微處理機作成記憶體之存取及記憶體存取型式之要求俾能執行只依該既定狀態之一所規定之該存取。

3. 如申請專利範圍第 1 項之應用卡，其中所述之

該存取控制微處理機及該存取辨別邏輯單元係被含於單一的晶片上。

4. 如申請專利範圍第 2 項之應用卡，其中所述之

該存取辨別邏輯單元另外包括：

具有控制輸入及輸出回路措施之多工器選擇回路措施，該資料輸入係接至該 RAM 行列以接收該記憶體映像資訊，該控制輸入係接至該控制部份以自該介面邏

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

本



## 六、申請專利範圍

輯回路措施接收該信號，該輸出回路措施係連接至該非揮發性記憶體，該多工器選擇回路措施係響應加於該控制輸入之該信號以選擇該存取控制位元位址之一俾供給該控制信號至該輸出回路措施以使該存取能進行。

## 5. 如申請專利範圍第4項之應用卡，其中所述之

該輸出回路措施係包括至少具有第1及第2輸入，及一個輸出之邏輯回路，該第1輸入係用來接收該控制信號，該第2輸入係接至該控制部份之既定匯流排線，該輸出係接至該非揮發性記憶體，及另外該等信號係含有一離盤信號以指定那個微處理機係產生該記憶體要求及匯流排存取控制信號俾規範該型之記憶體存取。

## 6. 如申請專利範圍第5項之應用卡，其中所述之

該匯流排存取控制信號係為執行控制信號，其係被編碼以規範要求存取之該微處理機只被准許執行在該被存取之記憶區內之資訊。

## 7. 如申請專利範圍第5項之應用卡，其中所述之

該匯流排存取控制信號係為讀取控制信號，其係被編碼以規範要求存取之該微處理機只被准誰讀取及執行該被存取之記憶區內之資訊。

## 8. 如申請專利範圍第1項之應用卡，其中之

## 六、申請專利範圍

該非揮發性記憶體之該記憶區之第1群係貯存與該應用有關之第1型資料，及另外特徵係與該記憶區之該第1群之不同之一結合之每一貯存位址之第1存取控制位元位址係被設定為第1狀態以使該記憶區之該第1群內之貯存位址能被程式化之應用微處理機存取俾執行該特定應用，而該每一貯存位址之第2存取控制位元位址係被設定為第2狀態以禁止被未被授權存取該資料之主微處理機存取該記憶區之該第1群之貯存位址。

9. 如申請專利範圍第8項之應用卡，其中所述之

該第1狀態及第2狀態係分別對應於二進位"1"及二進位"0"。

10. 如申請專利範圍第8項之應用卡，其中之

該非揮發性記憶體之該記憶區之第2群係貯存有關該應用之第2型資料，及另外之特徵為與該記憶區之該第2群之不同之一結合之每一貯存位址之該第1存取控制位元位址係被設定為第2狀態以禁止該應用微處理機存取該記憶區之第2群內之貯存位址，而每一貯存位址之該第2存取控制位元位址係被設定為該第1狀態以使該主微處理機能存取該第2群位址內之貯存位址。

11. 如申請專利範圍第10項之應用卡，其中之

## 六、申請專利範圍

該非揮發性記憶體之該記憶區之第3群係貯存為該應用微處理機所使用之第1型之程式資訊以執行有關該應用之動作，及另外之特徵為與該記憶區之該第3群之不同之一結合之每一貯存位址之第3存取控制位元位址係被設定為第1狀態俾使應用微處理機能存取該記憶區之該第1群內之貯存位址，該應用微處理機係被程式化來執行該特定之應用，而該每一貯存位址之第4存取控制位元位址係被設定為第2狀態以禁止主微處理機存取該記憶區之第3群內之貯存位址，該主微處理機係未被授權存取該程式資訊以維安全性。

### 12. 如申請專利範圍第11項之應用卡，其中之

該非揮發性記憶體之該記憶區之第4群係貯存為該主微處理機於執行有關該應用之動作時使用之第2型程式資訊，及另外之特徵為與該記憶區之該第4群之不同之一結合之每一貯存位址之第3存取控制位元位址係被設定為該第2狀態以禁止該應用微處理機存取該記憶區之第4群內之貯存位址俾維系統之安全性，而每一貯存位址之該第4存取控制位元位址係被設定為該第1狀態俾使該主微處理機能存取該第4群位址內之貯存位址。

### 13. 如申請專利範圍第12項之應用卡，其中所述之

## 六、申請專利範圍

該記憶區之該第1，第2，第3及第4群係含有不同數目之記憶區。

14. 如申請專利範圍第1項之應用卡，其中所述之

該存取控制微處理機係響應送電之信號將該非揮發性記憶體映像資訊載入該存取辨別邏輯單元，前述映像資訊係被用來執行該特定應用。

15. 如申請專利範圍第1項之應用卡，其中

在該特定應用執行期間，該存取控制微處理機係響應每個要求以改變貯存於該存取辨別邏輯單元內之該非揮發性記憶體之映像資訊，而該主微處理機只有在成功地執行完成辨證動作後才能更改該非揮發性記憶體之映像資訊。

16. 如申請專利範圍第15項之應用卡，其中所述之

該存取控制微處理機之非揮發性記憶體之組態資訊另外含有為該存取控制微處理機於執行該辨證動作之際所使用之多數密碼。

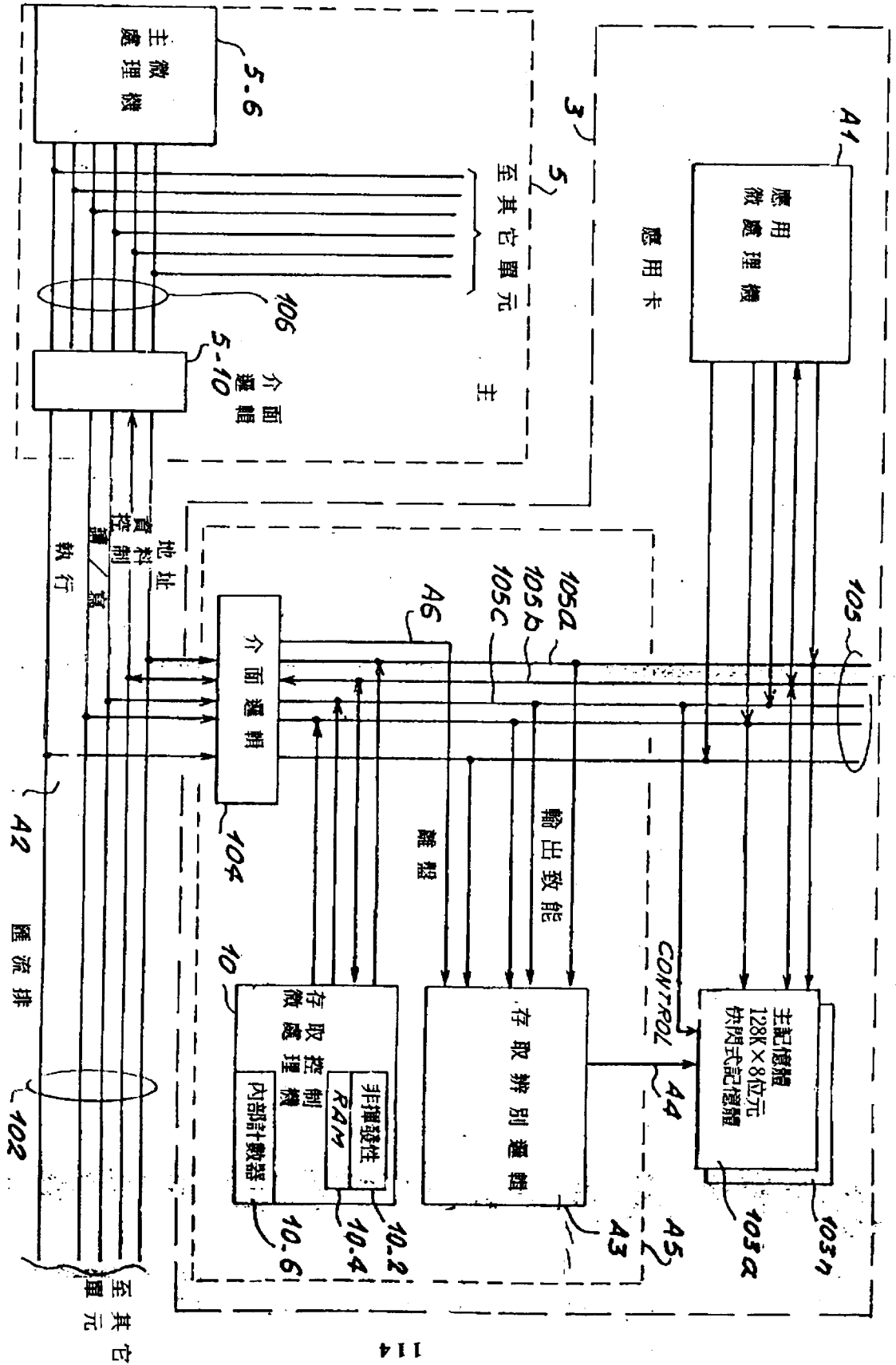
(請先閱讀背面之注意事項再填寫本頁)

裝

訂

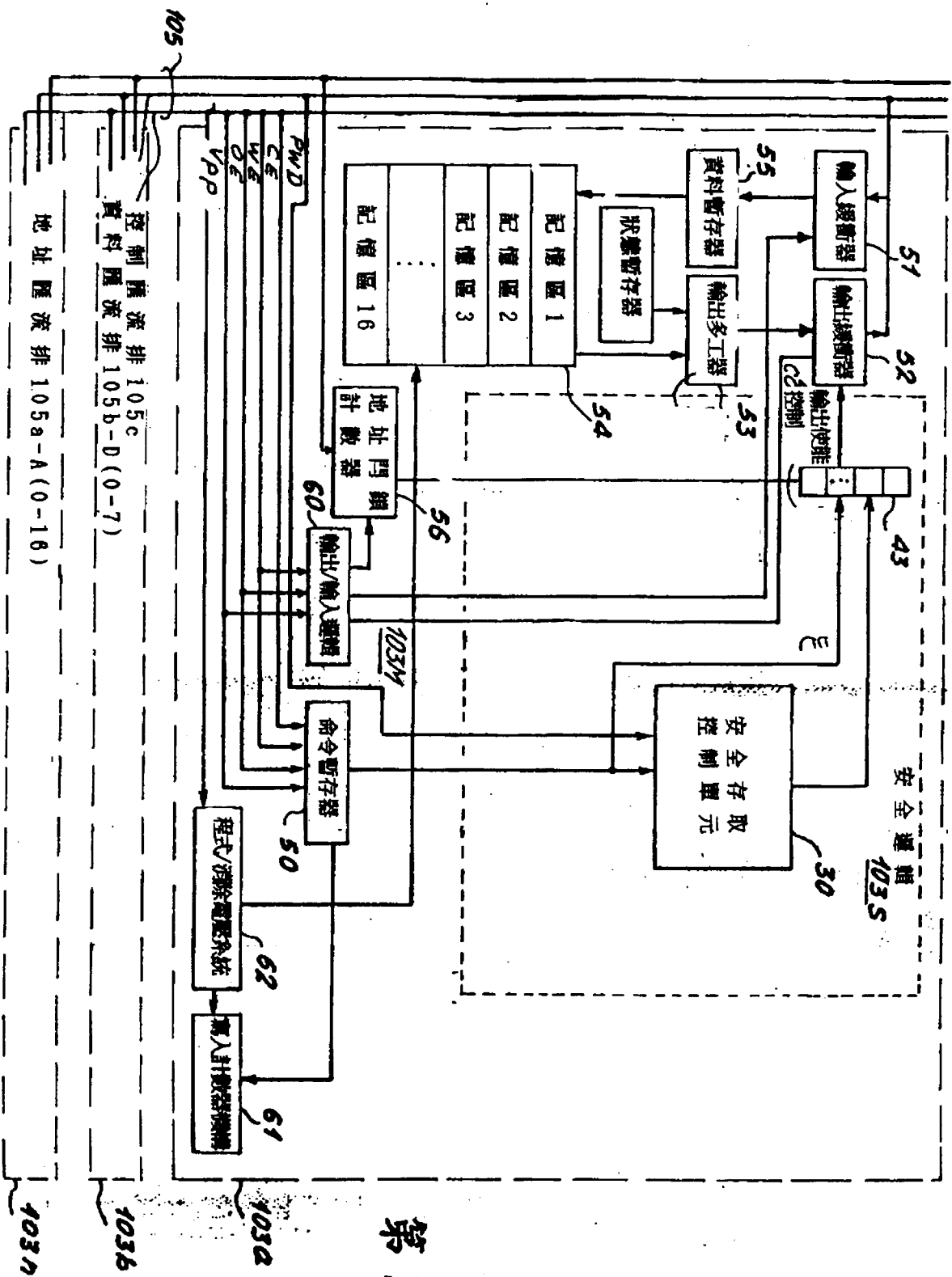
89年9月28日修正  
補充

432283

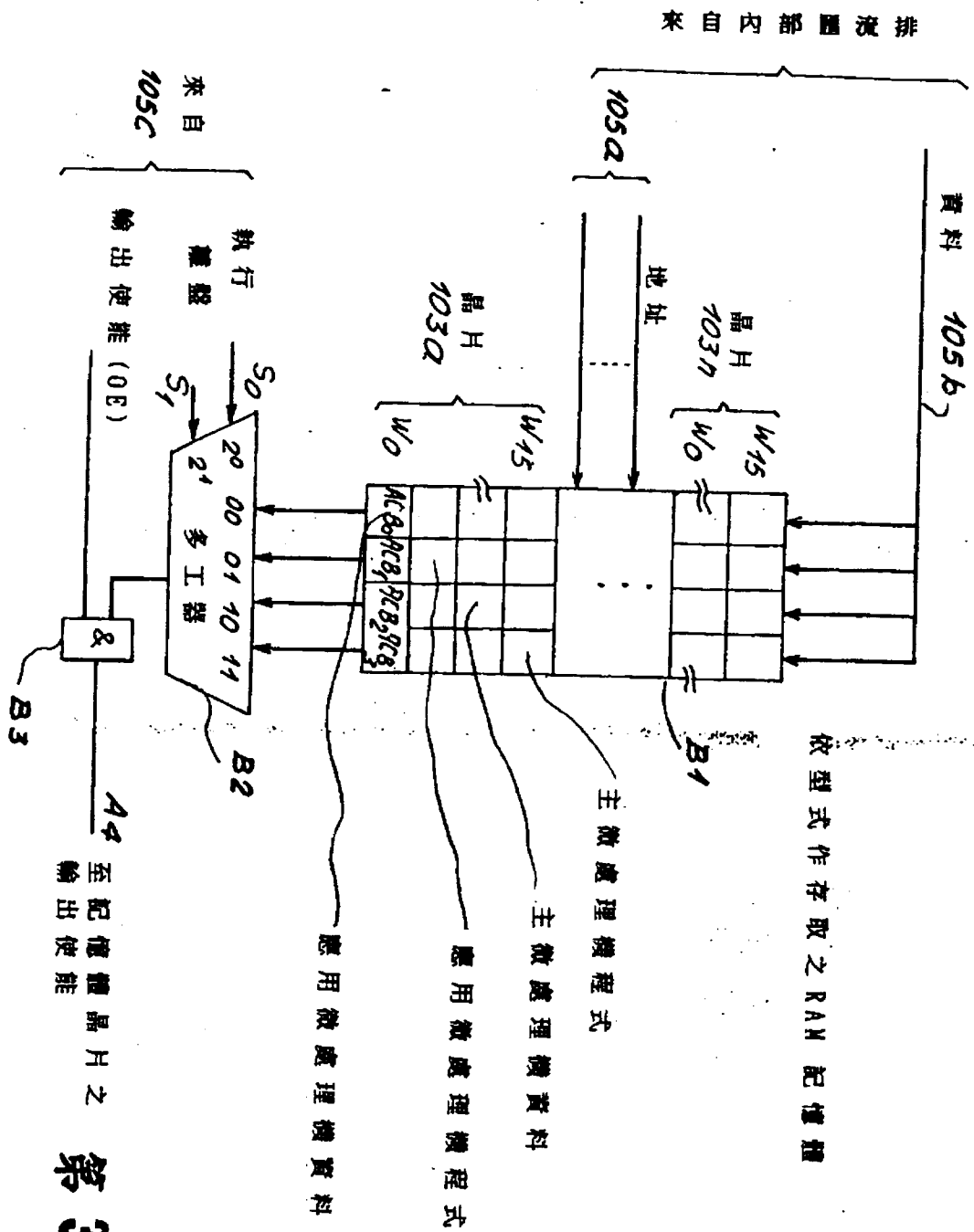


第1圖

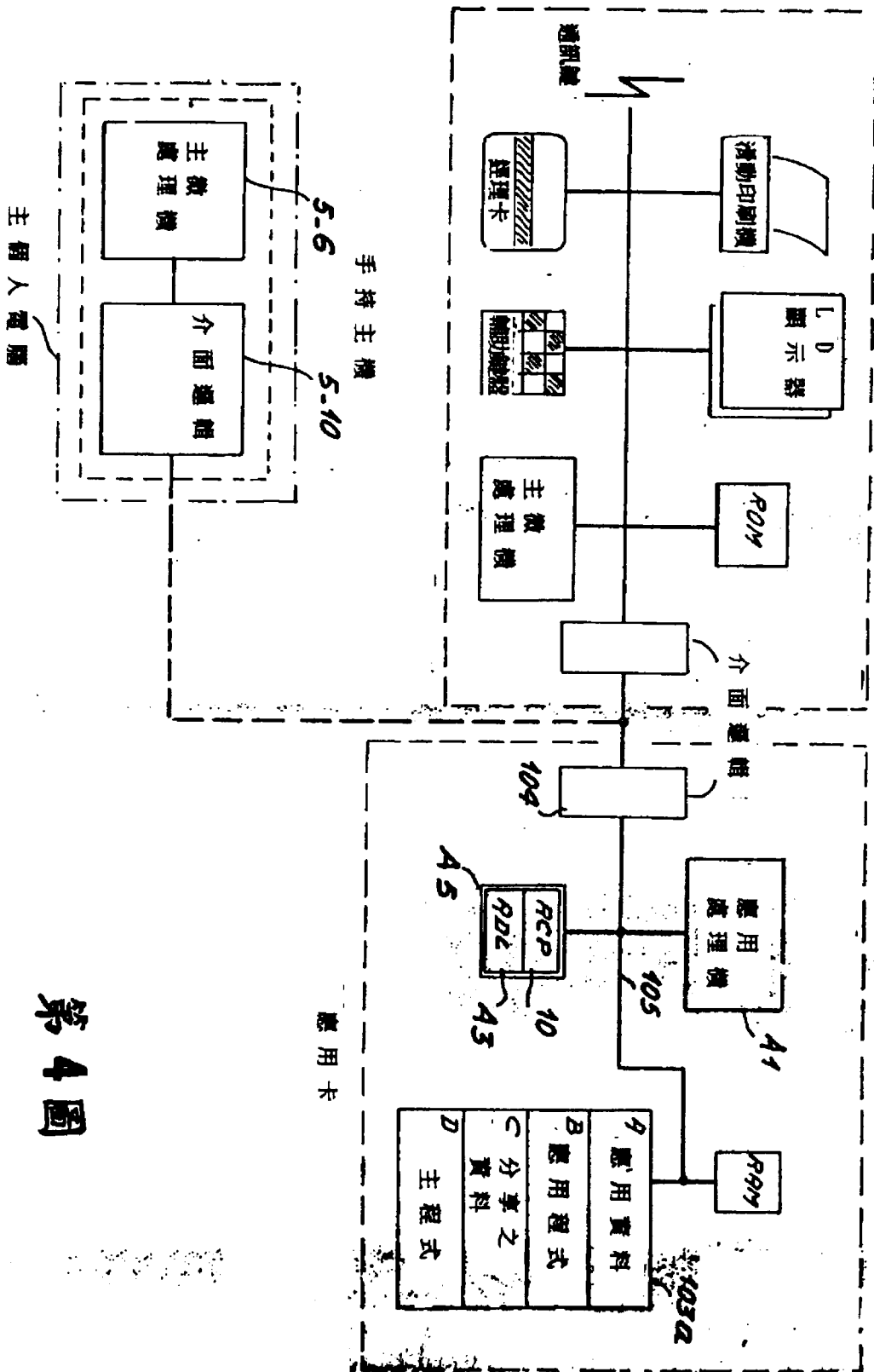
往 / 來  
104, A3



第 2 圖



第 3 圖



第4圖



修正  
補充  
88年4月5日

A8  
B8  
C8  
D8

432283

## 六、申請專利範圍

第84104272號「在多種微處理機間共享應用資料與程序的安全應用卡」專利案 (88年4月修正)

### 六 申請專利範圍

1. 一種應用卡，用於連接一經由匯流排介面耦合之主微處理機一起使用之所述之應用卡係包括：

耦合該匯流排介面而動作之介面邏輯回路措施，該介面邏輯回路措施係耦合以傳動至接收自該主微處理機之要求，該要求係包括地址，資料及控制之資訊；

連接至該介面邏輯回路之內部匯流排，該內部匯流排具有地址，資料及控制之部份俾傳送該等要求，其包括來自該介面邏輯回路措施對每一記憶體之要求，該要求係規範那個微處理機係作成該每一個記憶體之要求及形成之記憶體存取之型式，

連接至該內部匯流排之存取控制微處理機，該微處理機係含有：

一只用為貯存組態資訊之可定址之非揮發性記憶體，前述組態資訊係含有非揮發性記憶體之映像資訊，此映像資訊係被編碼以執行特定之應用；

一只被程式化以執行該特定應用之應用微處理機，該應用微處理機係接至該內部匯流排之該地址，資料及控制之部份，並產生用為規範該記憶體存取

(請先閱讀背面之注意事項再填寫本頁)

裝

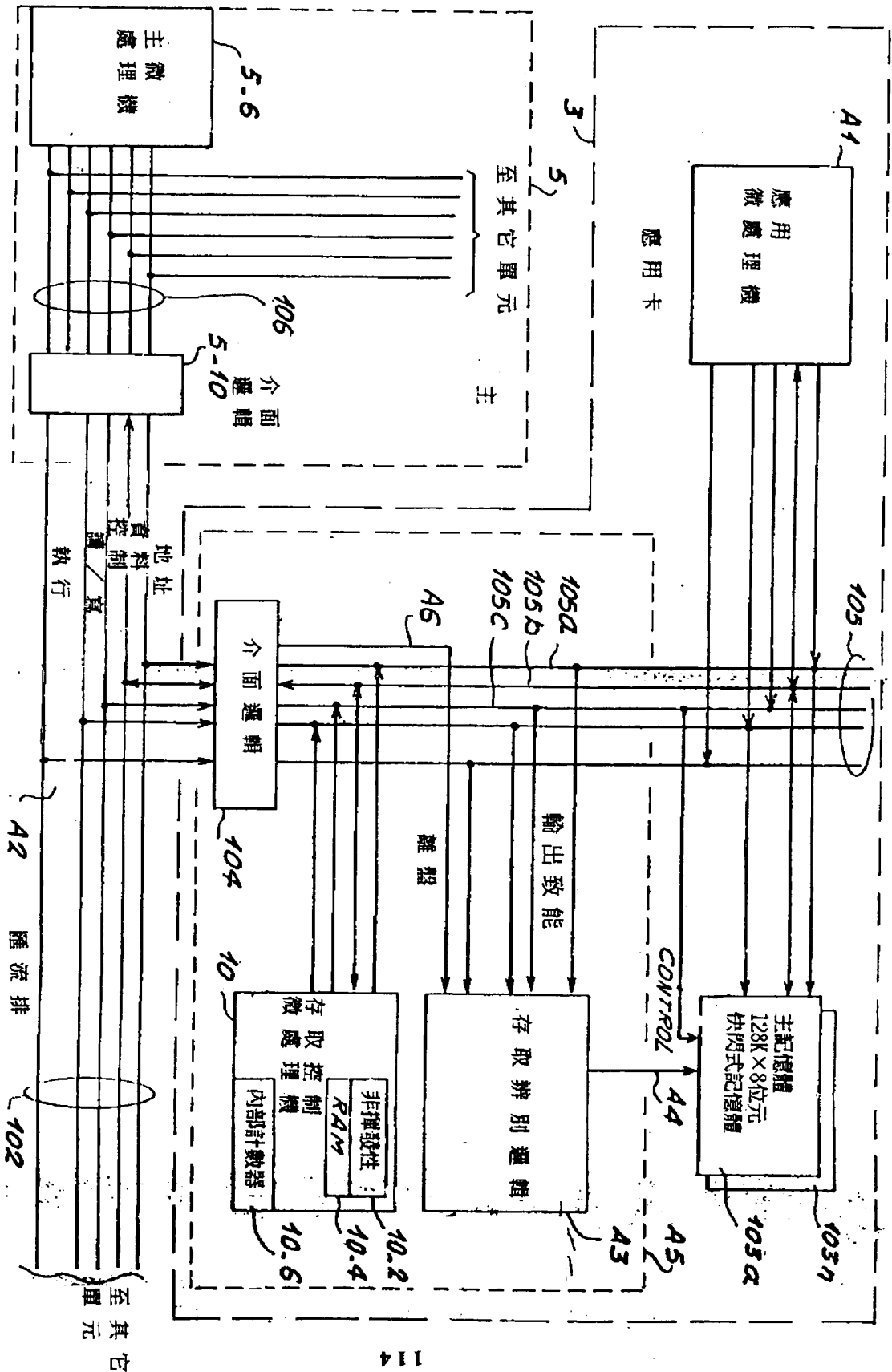
訂

錄

原審委員會於88年4月15日所提之修正本有無變更實質內容是否准予修正

88年9月28日修正  
補充

432283



第1圖